



Sertifikat Pelatihan

Certificate of Training

NO. 970522

MENYATAKAN, BAHWA
This to certify that

Fadly Febriansyah

TELAH MENGIKUTI PELATIHAN
has completed the training of

**Desain Rangkaian Elektronika Analog dengan
LTSpice**

Analog Electronic Circuit Design with LTSpice

YANG DILAKSANAKAN PADA
Was held on

17 Januari - 18 Januari 2022

Jakarta, 18 Januari 2022

Rektor

Universitas Gunadarma



Sertifikat ini telah ditanda tangani secara elektronik sesuai dengan standard yang berlaku dan diakui secara sah oleh hukum.

Prof. Dr. E. S. Margianti, SE, MM



Pelatihan

Desain Rangkaian Elektronika Analog dengan LTSpice

Course Title

Analog Electronic Circuit Design with LTSpice

Materi	Subjects
1. Desain dan Analisis Rangkaian : Analisis Bias Point, Analisis DC Sweep, Analisis Time Domain (Transient Analysis), Analisis AC Sweep/Noise Analysis	1. Circuit design and analysis: Bias Point analysis, DC Sweep analysis, Time Domain analysis (transient analysis), AC Sweep/Noise analysis
2. Desain dan Simulasi Rangkaian Operational Amplifier (Op-Amp)	2. Operational Amplifier (op-amp) circuit design and simulation
3. Desain dan Simulasi Rangkaian Dioda	3. Diode circuit design and simulation
4. Desain dan Simulasi Rangkaian Transistor	4. Transistor circuit design and simulation

Jakarta, 18 Januari 2022

Rektor

Universitas Gunadarma



Sertifikat ini telah ditanda tangani secara elektronik sesuai dengan standard yang berlaku dan diakui secara sah oleh hukum.

Prof. Dr. E. S. Margianti, SE, MM